

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

03367023 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 03-029923 [JP 3029923 A]

PUBLISHED: February 07, 1991 (19910207)

INVENTOR(s): MATSUMOTO SHENZO

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 01-163935 [JP 89163935]

FILED: June 28, 1989 (19890628)

INTL CLASS: [5] G02F-001/1333; G02F-001/136

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R011 (LIQUID CRYSTALS); R124 (CHEMISTRY -- Epoxy Resins)

JOURNAL: Section: P, Section No. 1194, Vol. 15, No. 162, Pg. 87, April
23, 1991 (19910423)

ABSTRACT

PURPOSE: To prevent a fear of lead disconnection of TAB (tape automated bonding) and to improve the reliability by providing a driving IC, which drives a liquid crystal display panel mounted on a glass substrate, and an EPC electrically connected to the input wiring of the driving IC with an isotropic conductive film between them.

CONSTITUTION: A driving IC 7 is positioned and adhered on a lower transparent glass substrate 6 with an adhesive for IC and is bonded to wiring patterns 8 and 9 by bonding wires. The driving IC 7, bonding wires, and the bonding part are coated with a resin, and FPCs 10a to 10d on which a controller 11 and chip parts 12 are preliminarily mounted are positioned on a wiring pattern 9 and are connected with the anisotropic conductive film. Inter-EPC connection wiring patterns 20 to connect FPCs 10a to 10d to one another are connected by the anisotropic conductive film also. Thus, this device is free from lead disconnection of TAB to improve the reliability because TAB is not used.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2001 EPO. All rts. reserv.

9696006

Basic Patent (No,Kind,Date): JP 3029923 A2 910207 <No. of Patents: 002>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: HITACHI LTD

Author (Inventor): MATSUMOTO SHINZO

IPC: *G02F-001/1333; G02F-001/136

JAPIO Reference No: 150162P000087

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 3029923	A2	910207	JP 89163935	A	890628	(BASIC)
JP 2880186	B2	990405	JP 89163935	A	890628	

Priority Data (No,Kind,Date):

JP 89163935 A 890628

訂正有り

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-29923

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月7日

G 02 F 1/1333
1/136

5 0 0

8806-2H
9018-2H

審査請求 未請求 請求項の数 2 (全10頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-163935

⑰ 出 願 平1(1989)6月28日

⑱ 発 明 者 松 本 信 三 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場
内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. 上部ガラス基板とそれより寸法の大きい下部ガラス基板と上記両基板間に封入・封止された液晶とを具備して成る液晶表示パネルと、上記上部ガラス基板の外側の上記下部ガラス基板上に設けられた上記液晶表示パネルの駆動配線と、上記下部ガラス基板上に実装され、上記液晶表示パネルを駆動するための駆動ICと、上記駆動ICの入力配線と異方性導電膜を介して電気的に接続されたFPCとを具備することを特徴とする液晶表示装置。
2. 上部ガラス基板とそれより寸法の大きい下部ガラス基板と上記両基板間に封入・封止された液晶とを具備して成る液晶表示パネルと、上記上部ガラス基板の外側の上記下部ガラス基板上に設けられた上記液晶表示パネルの駆動配線と、上記下部ガラス基板上に実装され、

上記液晶表示パネルを駆動するための駆動ICと、上記駆動ICの入力配線と異方性導電膜を介して電気的に接続され、上記下部ガラス基板の複数辺の周囲に配置された複数のFPCとを具備し、上記FPC両端が上記下部ガラス基板上に設けられた接続用配線によって接続され、かつ上記各FPCと上記接続用配線とは異方性導電膜を介して接続されていることを特徴とする液晶表示装置。

3. 発明の詳細な説明
(発明の利用分野)
~~(発明の属する技術分野)~~

本発明は、液晶表示装置、特に、薄型トランジスタ等を使用したアクティブ・マトリクス方式で、かつシールドケースがフラットタイプの液晶表示装置に関する。

(従来の技術)

アクティブ・マトリクス方式の液晶表示装置は、マトリクス状に配列された複数の画素電極の各々に対応して非線形素子(スイッチング素子)を設けたものである。各画素における液晶は理論

的には常時駆動（デューティ比1.0）されているので、時分割駆動方式を採用している。いわゆる単価マトリクス方式と比べてアクティブ方式はコントラストが高く、特にカラーでは欠かせない技術となりつつある。スイッチング素子として代表的なものとしては薄膜トランジスタ（TFT）がある。

例えば、薄膜トランジスタと画素電極とを画素の一切成要素とするアクティブ・マトリクス方式のカラー液晶表示装置は、マトリクス状に複数の画素が配置された液晶表示パネル（LCD）を有する。液晶表示パネルの各画素は、駆動配線、すなわち隣接する2本の走査信号線と隣接する2本の映像信号線との交差領域内に配置されている。走査信号線は、水平方向に延在し、かつ垂直方向に複数本配置されている。一方、映像信号線は、走査信号線と交差する垂直方向に延在し、かつ水平方向に複数本配置されている。

液晶表示パネルは、下部（液晶を基層とする）透明ガラス基板上に薄膜トランジスタおよび透明

画素電極、配向膜等が順次設けられた下部基板と、上部透明ガラス基板上にカラーフィルタ、共通透明画素電極、配向膜等が順次設けられた上部基板と、両基板の各配向膜の間に封入された液晶と、パネルの周辺部に設けられた該液晶の封止部材とによって構成される。透明画素電極と薄膜トランジスタとは、画素ごとに設けられている。また、薄膜トランジスタのソース電極、ドレイン電極のうち一方の電極は透明画素電極に接続され、もう一方の電極は映像信号線に接続され、かつゲート電極は走査信号線に接続されている。

従来のフラットタイプの液晶表示装置は、主として上下2枚の薄いシールドケースと、薄膜トランジスタアレイを有し、シールドケースに於けられた窓に取り付けられる液晶表示パネルと、液晶表示パネルを駆動させる半導体集積回路チップ（以下駆動ICという）を実装したTAB（テープオートメーテッドボンディング）と、TABを搭載したプリント配線基板（PCB）とから構成される。液晶表示パネルの周辺部（上部ガラス

- 3 -

基板より寸法の大い下部ガラス基板上）に設けられた駆動配線の入力端子と、TABの出力側アウトリードとが異方性導電膜（面に対して垂直方向には電流が流れるが、水平方向には流れない性質を持った膜）によって電気的に接続されている。また、TABの入力側アウトリードと、液晶表示装置の外部の信号送出手段に接続されるPCBの端子とが半田付けにより電気的機械的に接続されている。さらに、駆動ICの電極（ボンディングパッド）とTABのインナリードとがボンディングされている。

液晶表示パネル、駆動ICを実装したTAB、PCB等の各部品は、シールドケース内に内蔵され、2枚のシールドケースは組み合わされて固定されている。また、各シールドケースには液晶表示パネル用の窓が設けられ、この窓に液晶表示パネルがはめ込まれ、液晶表示画面が該窓から見えるようになっている。

なお、TFTを使用したアクティブ・マトリクス液晶表示装置は、例えば「冗長構成を採用した

- 4 -

12.5型アクティブ・マトリクス方式カラー液晶ディスプレイ」、日経エレクトロニクス、193～210頁、1986年12月15日、日経マグロウヒル社発行、で知られている。

〔発明が解決しようとする課題〕

従来の液晶表示装置では、熱に対する信頼性が充分でないTABを使用するので、ヒートサイクル試験時や使用時にTABのリードが切れることが多く、また工数が多い等の点で製造コストが高くなる問題がある。

また、TABを用いず、駆動ICをガラス基板上に直接実装するいわゆるCOG（チップオンガラス）実装も提案されている。しかし、従来は、半田付けにより駆動IC、PCB、FPCを接続するため、ガラス基板上に形成した配線パターンにAuめっき等を施したりするので工数が多く、かつ半田付け工程は200℃以上に温度を上げるので、配線パターンが剥離し易い等の問題がある。

本発明の目的は、TABを使用しないで、信頼性を向上でき、製造コストを低減でき、かつ工数

が少なく製造工程が簡略である液晶表示装置を提供することにある。

〔課題を解決するための手段〕

上記の課題を解決するために、本発明の液晶表示装置は、上部ガラス基板とそれより寸法の大きい下部ガラス基板と上記両基板間に封入・封止された液晶とを具備して成る液晶表示パネルと、上記上部ガラス基板の外側の上記下部ガラス基板上に設けられた上記液晶表示パネルの駆動配線と、上記下部ガラス基板上に実装され、上記液晶表示パネルを駆動するための駆動ICと、上記駆動ICの入力配線と異方性導電膜を介して電気的に接続されたFPCとを具備することを特徴とする。

また、本発明の液晶表示装置は、上記FPCが上記下部ガラス基板の短辺側の周囲に配置され、上記FPC同志が上記下部ガラス基板上に設けられた接続用配線によって接続され、かつ上記FPCと上記接続用配線とは異方性導電膜を介して接続されていることを特徴とする。

〔作用〕

本発明の液晶表示装置では、駆動ICを直接ガラス基板上に実装し、TABを使用しないので、TABのリードの切断のおそれなく信頼性を向上できる。また、TABおよび半田付けを使用しないで異方性導電膜を使用するので、配線パターンの利便が生じず、工数を減少でき、製造工程を簡略化できる。

本発明の他の目的および特徴は図面を参照した以下の説明から明らかとなるであろう。

〔実施例〕

第2図は本発明の一実施例のアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の断面図、第3図は液晶表示部の等価回路図である。
〈パネル断面全体概定〉

第2図に示すように、液晶表示パネルは、液晶層LCを基準に下部透明ガラス基板SUB1上に薄膜トランジスタTFT1および透明画素電極ITO1、薄膜トランジスタTFTの保護膜PSV1、液晶分子の向きを設定する下部配向膜ORI1が順次設けられた第1の基板と、上部透明ガラ

ス基板SUB2上にブラックマトリクスBM、カラーフィルタFIL、カラーフィルタFILの保護膜PSV2、共通透明画素電極ITO2、上部配向膜ORI2が順次設けられた第2の基板と、両基板SUB1、SUB2の各配向膜ORI1、ORI2の間に封入された液晶LCと、両基板の周囲に設けられ、両基板間に液晶LCを封入するためのシール材（封止部材）SLとによって構成されている。下部透明ガラス基板SUB1の厚さは、例えば1.1mm程度である。

第3図の中央部は一網素部分の断面を示しているが、左側は透明ガラス基板SUB1およびSUB2の左側縁部分で外部引出配線の存在する部分の断面を示している。右側は、透明ガラス基板SUB1およびSUB2の右側縁部分で外部引出配線の存在しない部分の断面を示している。

液晶表示パネルの製造方法では、上記第1の基板と、上記第2の基板とを別々に形成し、両基板の互いの配向膜ORI1、ORI2が向き合うように、両基板間にスペーサ材（図示されていない）

を介在させることにより所定の間隔を置いて重ね合わせ、両基板間に液晶LCを封入し、両基板の周囲に設けられるシール材SLによって封止することによって組み立てられる。下部透明ガラス基板SUB1側には、バックライトBLが配置されている。

第2図の左側、右側のそれぞれに示すシール材SLは、液晶LCを封止するように構成されており、液晶封入口（図示していない）を除く透明ガラス基板SUB1およびSUB2の縁周部全体に沿って設けられ、例えば、エポキシ樹脂で構成される。

上部透明ガラス基板SUB2側の共通透明電極ITO2は、少なくとも一箇所において、銀ペースト材SILによって、下部透明ガラス基板SUB1側に設けられた外部引出配線に接続されている。この外部引出配線は、透明画素電極層ITO1で形成される。

配向膜ORI1およびORI2、透明画素電極ITO1、共通透明電極ITO2は、シール材S

Lの内側に設けられる。偏光板POLは、下部透明ガラス基板SUB1、上部透明ガラス基板SUB2のそれぞれの外側の表面に設けられている。

透明画素電極ITO1と薄膜トランジスタTFTとは、画素ごとに設けられている。

〈薄膜トランジスタTFT〉

各画素の薄膜トランジスタTFTは、画素内において3つ(複数)に分割され、薄膜トランジスタ(分割薄膜トランジスタ)TFT1、TFT2およびTFT3で構成されている。薄膜トランジスタTFT1~TFT3のそれぞれは、実質的に同一寸法(チャンネル長と幅が同じ)で構成されている。この分割された薄膜トランジスタTFT1~TFT3のそれぞれは、主にゲート電極GT、ゲート絶縁膜GI、i型(真性、intrinsic、導電型決定不純物がドーピングされていない)非晶質シリコン(Si)半導体からなるi型半導体層AS、一对のソース電極SD1およびドレイン電極SD2で構成されている。なお、ソース・ドレインは本来その間のバイアス極性によって決まり、液晶

表示装置の回路ではその極性は動作中反転するので、ソース・ドレインは動作中入れ替わると理解されたい。しかし、以下の説明でも、便宜上一方をソース、他方をドレインと固定して表現する。薄膜トランジスタTFTのソース電極SD1は、透明画素電極ITO1に接続され、ドレイン電極SD2は、映像信号線DLに接続され、かつ、ゲート電極GTは、走査信号線GLに接続されている。

〈遮光膜BM〉

上部透明ガラス基板SUB2側からの薄膜トランジスタTFT1~3に対する遮光のために、基板SUB2の走査信号線GL、映像信号線DL、薄膜トランジスタTFTに対応する部分にクロム層等からなるブラックマトリクスBMが設けられている。これにより各画素の輪郭が遮光膜BMによってはっきりとしコントラストが向上する。つまり遮光膜BMは、半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

なお、バックライトをSUB2側に取り付け、

- 11 -

SUB1を観察側(外部露出側)とすることもできる。

〈共通電極ITO2〉

共通透明電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向して配置され、複数の画素電極ITOに対して共通となるように構成されている。この共通透明電極ITO2には、共通電圧が印加されるようになっている。

〈表示パネル全体等価回路〉

この液晶表示装置の等価回路を第3図に示す。前記液晶表示部の各画素は、走査信号線Y1、Y2、…が延在する方向と同一列方向に複数配置され、画素列XiG、XiB、Xi+1R、…のそれぞれを構成している。カラーフィルタFILは、画素に対向する位置に各画素毎にドット状に形成され、区別分けられている。iG、Xi+1G、…は、緑色フィルタGが形成される画素に接続された映像信号線DLである。XiB、Xi+1B、…は、青色フィルタBが形成される画素に接続さ

れた映像信号線DLである。Xi+1R、Xi+2R、…は、赤色フィルタRが形成される画素に接続された映像信号線DLである。これらの映像信号線DLは、液晶表示パネルの上下に設けられた映像信号駆動回路で選択される。Yiは第4図および第5図に示す画素列X1を選択する走査信号線GLである。同様に、Yi+1、Yi+2、…のそれぞれは、画素列X2、X3、…のそれぞれを選択する走査信号線GLである。これらの走査信号線GLは、液晶表示パネルの左に設けられた垂直走査回路に接続されている。液晶表示パネルの右には電源回路と、ホスト(上位演算処理装置)からのCRT用の情報をTFT液晶表示パネル用の情報に変換する回路が設けられている。

第1図(A)は本発明の一実施例の液晶表示装置の分解斜視図、第1図(B)は液晶表示パネル、配線パターン、FPC、駆動IC等を示す第1図(A)の部分拡大斜視図、第1図(C)は液晶表示パネル、FPC等の部分断面図である。

1は上シールドケース、2はゴム等から成る押

え用スペーサ、3は上シールドケース1に一体に形成されたかしめ用凸部、4は液晶表示パネル、5は上部透明ガラス基板、6は下部透明ガラス基板である。下部透明ガラス基板6上には上部透明ガラス基板5が重ねられ、両基板間にはここでは図示しない液晶が封入、封止されている。下部透明ガラス基板6は上部透明ガラス基板5より寸法が大きく、上部透明ガラス基板5の4辺の外周部が液晶表示パネル4の駆動配線領域となる。7は駆動IC、8は下部透明ガラス基板6上に形成された駆動配線パターン、9は駆動IC7の入力配線パターン、10a、10b、10c、10dは下部透明ガラス基板6の4辺の周囲に設けられたFPC、11はビデオ信号をTFI駆動用信号に変換するためのコントローラ、12はコンデンサ、抵抗素子、受動素子等のチップ部品、13はパソコン等からのデータを送り込んでくるコネクタが挿入されるコネクタ部、14はFPC10a~10dを下部透明ガラス基板6に取り付けるための粘着テープ、15は下シールドケース、

16はかしめ用凸部3が挿入されるための下シールドケース15にけられたかしめ穴、17はシールドケースのアース、18は絶縁用ビニルシート、19はFPCのアースである。第1図(B)において、20はFPC10a~10d同志を接続するための配線パターン、第1図(C)において、21はFPC10a~10dと下部透明ガラス基板6の配線パターン9、20との間に設けられた異方性導電膜、22は駆動IC7と配線パターン8、9とを接続するためのボンディングワイヤ、23は駆動IC7と接続されたボンディングワイヤ22を保護、固定するためのモールドレジン、24は駆動IC7を下部透明ガラス基板6に接着するためのIC用接着剤、25はかしめ用凸部3のかしめ部分、26は上部透明ガラス基板5と下部透明ガラス基板6の外側の表面に設けられた透光板である。なお、図示はしていないが、バックライト光を拡散する拡散板も下シールドケース15に接着剤等で付けることも可能である。

次に、液晶表示装置の実装方法について説明す

- 15 -

る。第1図(A)、(B)に示すように、まず、駆動IC7をIC用接着剤24を用いて下部透明ガラス基板6上に位置決めして接着し、ボンディングワイヤ22により配線パターン8、9にボンディングする。配線パターン8、9のボンディング側は接続性の良好なAu/CrあるいはAuとした。次に、信頼性を確保するため、第1図(C)に示すように、駆動IC7とボンディングワイヤ22とボンディング部を樹脂を用いてコートし(モールドレジン23)、駆動IC7のCOG実装を完了する。なお、ワイヤボンディング時には、配線数が10VDT(10インチ ヴィジュアル ディスプレイ ターミナル)では約2000本となるため、パラレルボンディングを採用し、工程短縮を行った。

次に、コントローラ11およびチップ部品12が予め実装されたFPC10a~10dを配線パターン9へ位置決めし、異方性導電膜21を用いて接続する。このとき、FPC10a~10dとFPC同志を接続するFPC間接続用配線パター

ン20も同時に異方性導電膜21により接続する。配線パターン9、20は異方性導電膜の電流密度を考慮し、できるだけ接着面積を大きく設計した。FPC10a~10dとの接続部の配線パターン9、20の材質はITO(ネサ膜)/Crとした。

次に、第1図(C)に示すように、FPC10a~10dを下部透明ガラス基板6の裏面へ粘着テープ14を用いて接着し、第1図(B)に示すような組立体が完成する。透光板26は、通常、液晶表示パネル自体の組み立て時に貼り付けるが、モールドレジン23を硬化させるときの加熱により透光板26が損傷を受ける可能性があるため、第1図(B)に示す組立体が完成した後、貼り付ける方がよい。

次に、第1図(B)に示す組立体をシールドケース1、15内に収納し、シールドケース1、15の組み立てを行う。シールドケース1、15はかしめ用凸部3とかしめ穴16により第1図(C)のかしめ部分25に示すようにかしめられて固定される。このとき、上シールドケース1と

第1図(B)の組立体との間にゴム等から成るスペーサ2を介在させることにより、FPC10a~10dと下部透明ガラス基板6の配線パターン9、20との間に設けられた異方性導電膜21の接続部は上シールドケース1とスペーサ2により強く押圧されるので、該接続部の信頼性向上が図られている。また、第1図(A)に示すシールドケースのアース17は、FPCのアース19に半田付けで接続される。また、駆動配線部の絶縁性を確保するために、下シールドケース15と第1図(B)の組立体との間に絶縁用ビニルシート18が介在されている。

第4図は、液晶表示パネルの下部透明ガラス基板の部分平面図である。本実施例では、駆動IC7への入力配線パターン9とFPC10a~10d間接続用配線パターン20の片側(あるいは両側)にFPC10a~10dの下部透明ガラス基板6への接着力を増すためにダミー端子27が複数設けられている。ダミー端子27は通常は使用しない。つまり、表示回路が電気的に切り離され

た端子であり、電気的には浮いた(フローティング)端子とされる。

本実施例の液晶表示装置では、駆動IC7を下部透明ガラス基板6上に実装し、TABを使用しないので、TABのリードの切断のおそれがなく信頼性を向上できる。また、TABを使用しないので、工数を減少でき、製造コストを低減できる。また、TABを使用せず、接続時の温度が低く加熱時間が少ない異方性導電膜21を使用して配線パターン9、20とFPC10a~10dを接続するので、配線パターンの剥離が生じず、工数を減少でき、製造工程を簡略化でき、製造コストを低減できる。また、FPC10a~10d同志の接続は、下部透明ガラス基板6上に形成した接続用配線パターン20にFPCを異方性導電膜21を介して接続するため、FPC間接続用のFPC等の接続部品が不要なので、工数、製造コストを低減できる。さらに、異方性導電膜21により接続される箇所の配線パターンの大きさは、配線形成領域のスペースは広いので大きくすることがで

- 19 -

- 20 -

き、電流容量の点でも充分に満足できる。従って本実施例では、軽量、小型で安価な液晶表示装置を提供できる。

以上本発明の実施例について説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。例えば、上記実施例では、FPC10a~10d同志を接続するのに、下部透明ガラス基板6上に設けたFPC間接続用配線パターン20を用いたが、下部透明ガラス基板6にはFPC間接続用配線パターン20を設けないで、FPC10a~10d同志を一部重ねて、その重複部分に接続用端子をそれぞれ設けて接続してもよい。

〔発明の効果〕

以上説明したように、本発明の液晶表示装置によれば、駆動ICを直接ガラス基板上に実装し、TABを使用しないので、TABのリードの切断のおそれなく信頼性を向上できる。また、TABおよび半田付けを使用しないで異方性導電膜を

使用するので、配線パターンの剥離が生じず、工数を減少でき、製造工程を簡略化できるため、製造コストを低減できる。

4. 図面の簡単な説明

第1図(A)は本発明の一実施例の液晶表示装置の分解斜視図、第1図(B)は液晶表示パネル、配線パターン、FPC、駆動IC等を示す第1図(A)の部分拡大図、第1図(C)はコントローラ付近の液晶表示パネル、FPC等の部分断面図、第2図は本発明の一実施例のアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の断面図、第3図は液晶表示部の等価回路図、第4図は、液晶表示パネルの下部透明ガラス基板の部分平面図である。

- 1…上シールドケース
- 2…押え用スペーサ
- 3…かしめ用凸部
- 4…液晶表示パネル
- 5…上部透明ガラス基板
- 6…下部透明ガラス基板

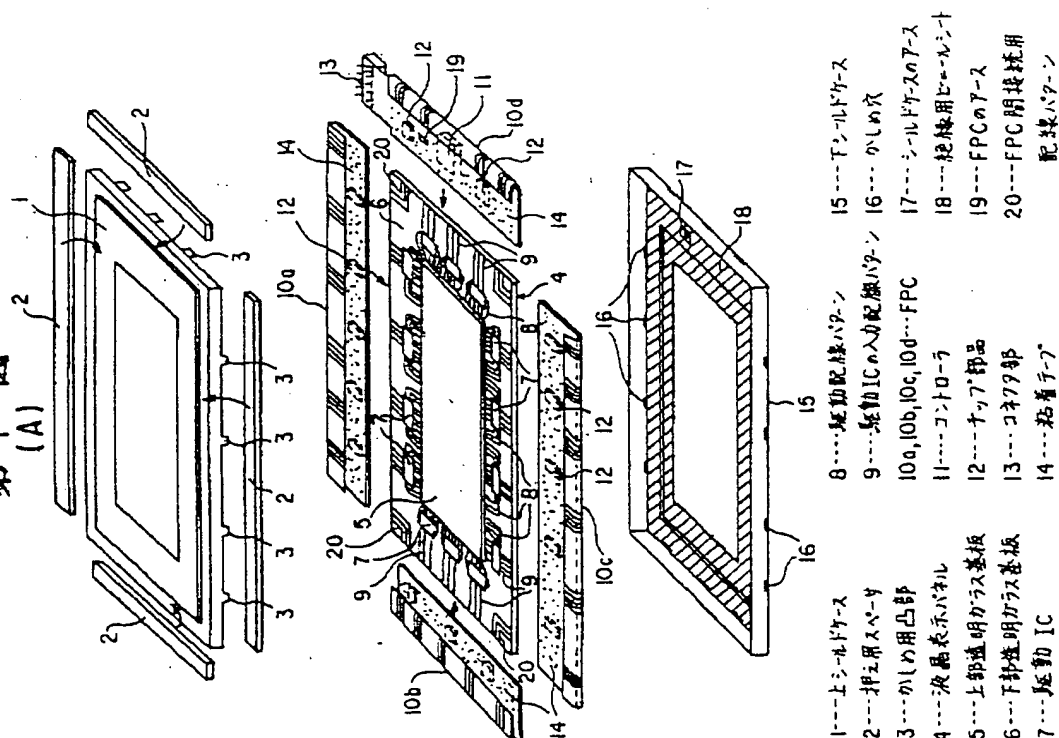
- 7…駆動IC
8…駆動配線パターン
9…駆動ICの入力配線パターン
10a、10b、10c、10d…FPC
11…コントローラ
12…チップ部品
13…コネクタ部
14…粘着テープ
15…下シールドケース
16…かしめ穴
17…シールドケースのアース
18…絶縁用ビニルシート
19…FPCのアース
20…FPC間接続用配線パターン
21…異方性導電膜
22…ボンディングワイヤ
23…モールドレジン
24…IC用接着剤
25…かしめ部分
26…偏光板

27…ダミー端子

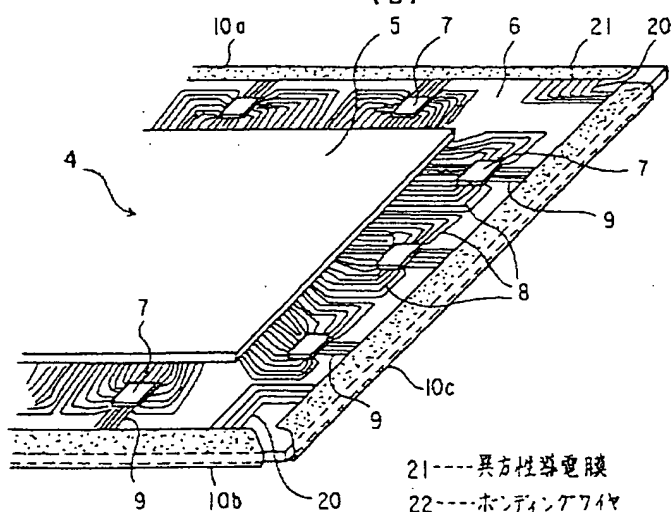
代理人弁理士 小川 啓 男



第一図
(A)

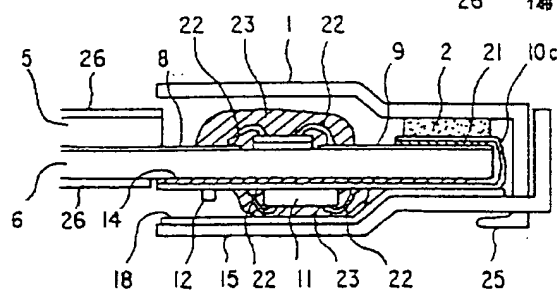


第 1 図
(B)

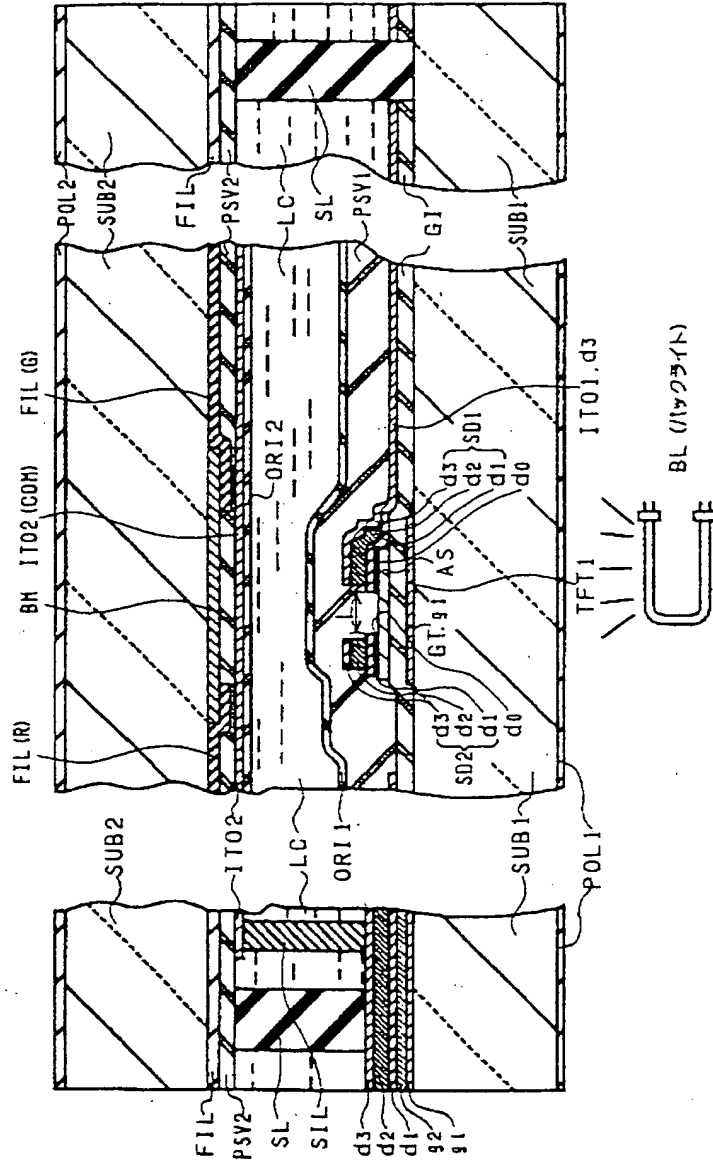


- 21----異方性誘電膜
- 22----ボンディングワイヤ
- 23----モールドレジソ
- 24----[C用接着剤]
- 25----かしめ部分
- 26----偏光板

(C)

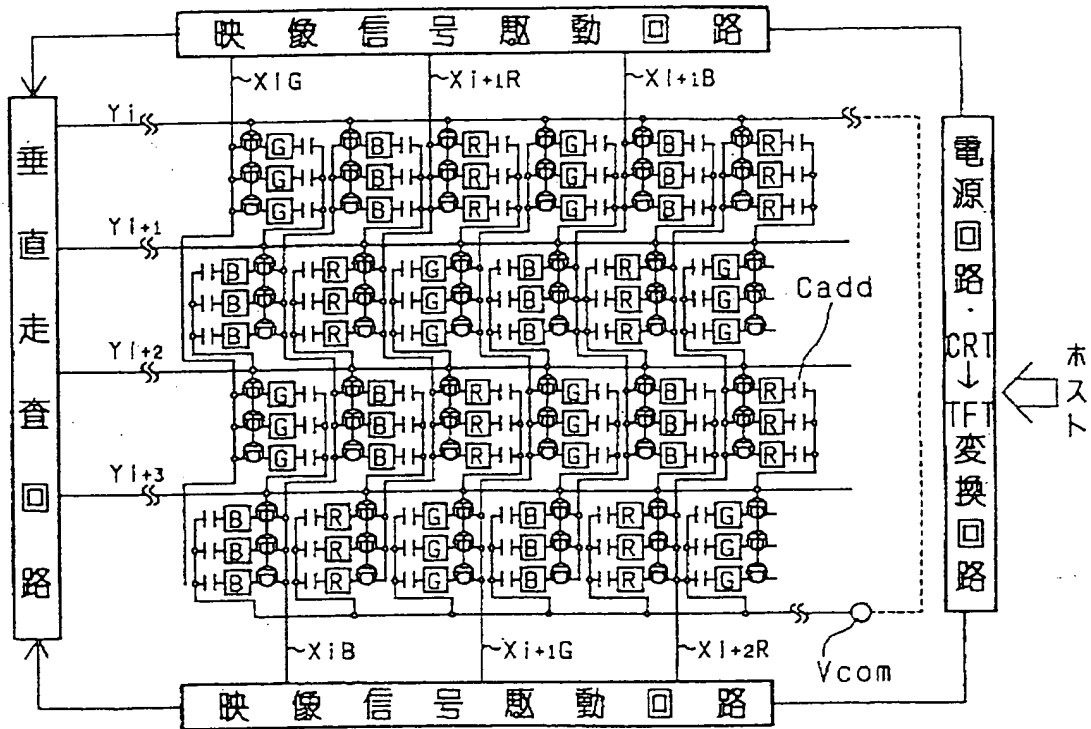


第 2 図

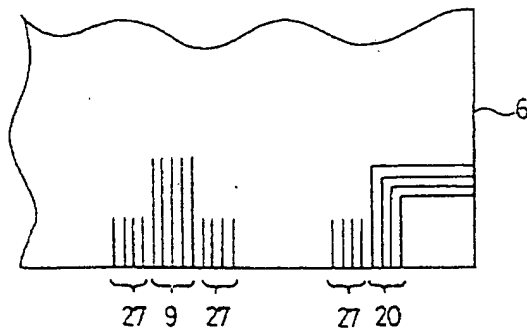


- POL1, POL2... 偏光板
 SUB2... 上部ガラス基板
 FIL... カラーフィルタ
 PSV2... カラーフィルタの保護膜
 IT02... 共通透明電極電極
 ORI2... 上部配向膜
 LC... 液晶
 ORI1... 下部配向膜
 BM... フラグマトリックス
 PSV1... TFTの保護膜
 IT01 (d3)... 透明電極電極
 S.D... ソース・ドレイン電極 (d1~d3)
 A.S... i 型半導体層
 G.I... ゲート絶縁膜
 G.T... ゲート電極 (g1, g2)
 SUB1... 下部ガラス基板
 B.L... バックライト

第3図



第4図



6----下部透明ガラス基板

9----駆動ICの入力配線パターン

20----FPC間接続用配線パターン

27----ターミナル